

**Laboratório No. 5**  
*Memória RAM Estática*

**PREPARATÓRIO**

Projete um banco de memória estática de 128 X 4 bits com um dispositivo de TESTE de integridade de conteúdo, utilizando integrados 2114L (1024 X 4 bits). Nesta experiência, somente as primeiras 64 posições de cada chip 2114 serão utilizadas. Num projeto real, somente um chip seria necessário; o objetivo é simular chip de menor capacidade, utilizando dois chips em paralelo, controlados pelo sinal chip enable.

Neste projeto, os bits de dados devem ser ligados à uma barra bi-direcional (DATA0-DATA3), cujo conteúdo pode ser continuamente visualizado por meio de LEDs 7 segmentos. Os sinais de endereço também devem ser visualizados em LEDs.

O banco de memória deverá ser testado por um processo contínuo de ESCRITA e LEITURA (TESTE) de seu conteúdo.

1. Em qualquer instante, a memória está sendo lida ou escrita, dependendo de uma chave externa EXTR/W. Quando em modo ESCRITA (EXTR/W=0), a memória deve ser continuamente carregada (de modo sequencial) com o valor INVERTIDO dos 4 bits menos significativos do endereço da posição.

Por exemplo:

Endereço	0 0 0 1 1 0 0
Conteúdo	0 0 1 1

2. Quando em LEITURA (EXTR/W=1), a memória deve ser continuamente lida e testada (de modo sequencial). O TESTE é a comparação do conteúdo da posição corrente de memória com o seu endereço invertido. Em caso de erro, o processo deve ser interrompido no endereço corrente e mantido em modo LEITURA. Um sinal externo RESET\_ERRO restaura o processo de TESTE.
3. A frequência de LEITURA ou ESCRITA deve ser suficientemente baixa para se visualizar os dados e, às vezes, suficientemente alta para escrever toda a memória em segundos (uso o gerador externo).
4. O gerador do pulso de ESCRITA da 2114 (WE=0) deve permitir a variação da largura do pulso, de modo a ser possível explorar o limite de velocidade da memória (tw mínimo).
5. O circuito deve dispor ainda de uma chave INT que interrompe o processo de leitura/teste, deixando a memória no modo leitura, no endereço corrente.
6. Simule o circuito projetado.
7. Estude o diagrama de tempo da 2114 de modo a satisfazer os requisitos de tempo.

**LABORATÓRIO**

1. Teste o circuito quanto ao seu funcionamento geral.
2. Visualize no osciloscópio, simultaneamente, os sinais CS e WE na ESCRITA e CS e DATAi na LEITURA.
3. Teste seu circuito desconectando algum sinal de dados da memória de modo a provocar erros durante o teste.
4. Reduza a largura de WE=0 na ESCRITA de maneira a verificar os limites de velocidade do 2114 (valor para o qual haverá erros na escrita) e assim, provocar erros durante a fase de testes.